



HY11P52/HY11P52B

Datasheet

8-Bit RISC-like Mixed Signal Microcontroller

Embedded 4x12 LCD Driver

18-Bit $\Sigma\Delta$ ADC

目錄

1.	特點.....	6
2.	引腳定義	7
2.1	LQFP48 引腳圖	7
2.2	I/O定義與說明	8
3.	應用電路	10
3.1	橋式感測器I (HY11P52)	10
3.2	橋式感測器II (HY11P52B).....	11
4.	功能概述	12
4.1	內部方塊圖	12
4.2	相關說明與支援文件.....	12
4.3	SD18 Network	13
5.	暫存器列表.....	14
6.	電氣特性	15
6.1	Recommended operating conditions.....	15
6.2	Internal RC Oscillator	16
6.3	Supply current into VDD excluding peripherals current.....	17
6.4	Port1~2	18
6.5	Reset(Brownout, External RST pin, Low Voltage Detect)	19
6.6	Power System.....	21
6.7	LCD	23

HY11P52/HY11P52B

Embedded 18-Bit $\Sigma\Delta$ ADC

8-Bit RISC-like Mixed Signal Microcontroller



6.8	SD18,Power Supply and recommended operating conditions	24
6.8.1	PGA,Power Supply and recommended operating conditions	24
6.8.2	SD18,performance II (fSD18=250KHz)	24
6.8.3	SD18 Noise Performance	26
6.9	Build-In EPROM(BIE)	28
6.10	Built-In EPROM(BIE)_Low voltage control circuit (HY11P52)	28
6.11	Built-In EPROM(BIE)_Low voltage control circuit (HY11P52B)	28
6.12	PFM Control Circuit	29
7.	訂貨資訊	30
8.	封裝型式資訊	31
8.1	LQFP48(L048)	31
9.	附錄A	32
9.1	模擬器相容性差異	32
9.2	消耗電流差異	32
9.3	VDDA電源差異	32
9.4	ADC OSR差異	33
9.5	16Bits 查表差異	33
9.6	BIE低壓燒錄控制差異	33
9.7	PFM控制迴路差異	33
9.8	ADC快速輸出設定	33
10.	修訂記錄	34

HY11P52/HY11P52B

Embedded 18-Bit $\Sigma\Delta$ ADC

8-Bit RISC-like Mixed Signal Microcontroller



注意：

- 1、本說明書中的內容，隨著產品的改進，有可能不經過預告而更改。請客戶及時到本公司網站下載更新 <http://www.hycontek.com>
- 2、本規格書中的圖形、應用電路等，因第三方工業所有權引發的問題，本公司不承擔其責任。
- 3、本產品在單獨應用的情況下，本公司保證它的性能、典型應用和功能符合說明書中的條件。當使用在客戶的產品或設備中，以上條件我們不作保證，建議客戶做充分的評估和測試。
- 4、請注意輸入電壓、輸出電壓、負載電流的使用條件，使 IC 內的功耗不超過封裝的容許功耗。對於客戶在超出說明書中規定額定值使用產品，即使是瞬間的使用，由此所造成的損失，本公司不承擔任何責任。
- 5、本產品雖內置防靜電保護電路，但請不要施加超過保護電路性能的過大靜電。
- 6、本規格書中的產品，未經書面許可，不可使用在要求高可靠性的電路中。例如健康醫療器械、防災器械、車輛器械、車載器械及航空器械等對人體產生影響的器械或裝置，不得作為其部件使用。
- 7、本公司一直致力於提高產品的品質和可靠度，但所有的半導體產品都有一定的失效概率，這些失效概率可能會導致一些人身事故、火災事故等。當設計產品時，請充分留意冗餘設計，採用安全指標，這樣可以避免事故的發生。
- 8、本規格書中內容，未經本公司許可，嚴禁用於其他目的之轉載或複製。

1. 特點

- 8 位元精簡指令集，共有 46 個指令
- 2.2V to 3.6V 工作電壓範圍，-40~85°C 工作溫度範圍。
- 內部高精度 RC 震盪器，4 種 CPU 工作時脈切換選擇，可讓使用者達到最佳省電規劃。
 - 運行模式 300uA @ 2MHz
 - 待機模式 3uA @ 28KHz
 - 休眠模式 1uA
- 2KWord OTP (One Time Programmable) Type 程式記憶體，128Byte 資料記憶體
- Brownout detector 及 Watch dog Timer，可防止 CPU 進入死機模式。
- 18bit 全差動輸入 $\Sigma\Delta$ ADC 類比數位轉換器
 - 內置 PGA (Programmable Gain Amplifier) 及可有 1/4、1/2、1、.....128 倍 10 種輸入信號放大倍率選擇
 - 內置輸入零點調整，可針對不同應用增加其量測範圍
 - 可選擇不同的數據輸出速率，最高可達 1.95ksps
- 1.0V 的內部類比電路共地電壓源，具有 Push-Pull 驅動能力，可提供傳感器驅動電壓
- LVD 低電壓檢測功能具 14 段檢測電壓設置與外部輸入電壓檢測功能
- 類比電壓源 VDDA 具 10mA 穩壓電壓源輸出能力，快速啟動功能
- 4x12 LCD 液晶驅動器
 - 1/4 Duty、1/3 Bias
 - 內建 Charge Pump 穩壓線路，可提供 4 種 LCD 偏壓
- 8-bit Timer A
- Built-In EPROM (BIE)，內建 3.05V 低壓燒錄控制電路(HY11P52)；2.75V 低壓燒錄控制電路(HY11P52B)
- PFM 控制線路
- Support 6 stack level.

HY11P52/HY11P52B

Embedded 18-Bit $\Sigma\Delta$ ADC

8-Bit RISC-like Mixed Signal Microcontroller

2. 引腳定義

2.1 LQFP48 引腳圖

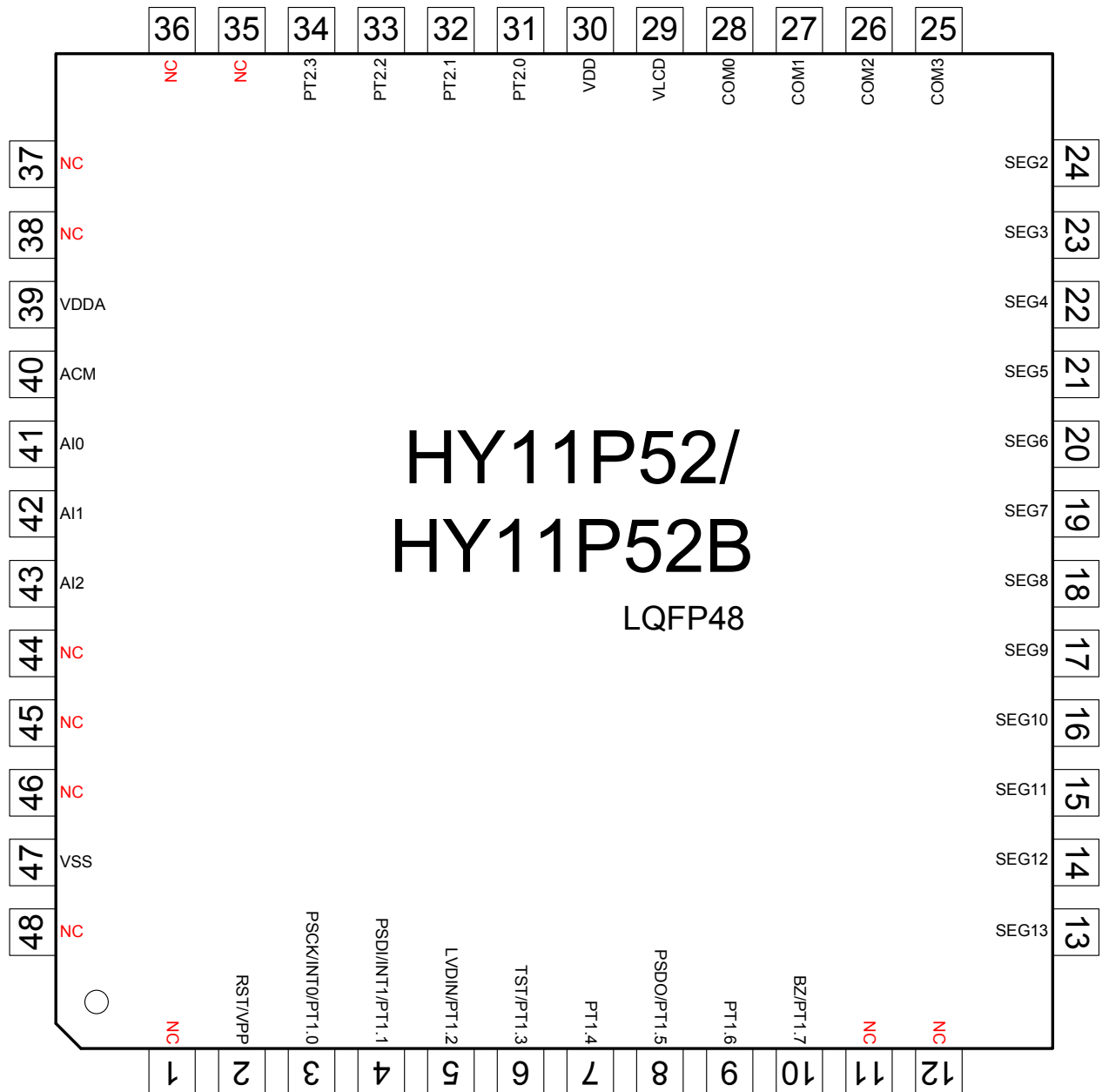


圖 2-1 HY11P52/HY11P52B LQFP48 引腳圖

註 1：VPP 與 RST 復用同一接口，非燒錄 EPROM 時禁止輸入電壓超過 5.8V

註 2：TST 與 PT1.3 復用同一接口，操作時禁止輸入電壓超過 Vdd+0.3V

註 3：若不將 PT1.3 設定成外部引腳按鍵，可以提升抗干擾能力

2.2 I/O 定義與說明

“I/O”輸入/輸出, “I”輸入, “O”輸出, “S”史密斯觸發, “C”CMOS 特性兼容輸出與輸入, “P”電壓源, “A”類比通道

編號	引腳名稱	引腳特性		功能說明
		格式	緩衝	
1	NC	-	-	未使用
2	RST/VPP RST VPP	I P	S P	復位晶片 EPROM 讀/寫時的電壓源
3	PT1.0/INT0/PSCK PT1.0 INT0 PSCK	I I I	S S S	數位輸入 中斷源 INT0 OTP 讀/寫介面 SCK 接口
4	PT1.1/INT1/PSDI PT1.1 INT1 PSDI	I I I	S S S	數位輸入 中斷源 INT1 OTP 讀/寫介面 SDI 接口
5	PT1.2/LVDIN/FB PT1.2 LVDIN FB	I A A	S A A	數位輸入 LVD 外部信號輸入接口 背光定電流控制回授接口
6	PT1.3/TST PT1.3 TST	I I	S S	數位輸入 測試模式致能輸入（未開放）
7	PT1.4	I/O	S	數位輸入/輸出
8	PT1.5/PSDO PT1.5 PSDO	I/O O	S C	數位輸入/輸出 OTP 讀/寫介面 SDO 接口
9	PT1.6/FS PT1.6 FS	I/O O	S C	數位輸入/輸出 背光定電流控制輸出接口
10	PT1.7/BZ PT1.7 BZ	I/O O	S C	數位輸入/輸出 蜂鳴器輸出端
11	NC	-	-	未使用
12	NC	-	-	未使用
13	SEG13	O	A	LCD 的 Segment 輸出
14	SEG12	O	A	LCD 的 Segment 輸出
15	SEG11	O	A	LCD 的 Segment 輸出

HY11P52/HY11P52B

Embedded 18-Bit $\Sigma\Delta$ ADC

8-Bit RISC-like Mixed Signal Microcontroller

16	SEG10	O	A	LCD 的 Segment 輸出
17	SEG9	O	A	LCD 的 Segment 輸出
18	SEG8	O	A	LCD 的 Segment 輸出
19	SEG7	O	A	LCD 的 Segment 輸出
20	SEG6	O	A	LCD 的 Segment 輸出
21	SEG5	O	A	LCD 的 Segment 輸出
22	SEG4	O	A	LCD 的 Segment 輸出
23	SEG3	O	A	LCD 的 Segment 輸出
24	SEG2	O	A	LCD 的 Segment 輸出
25	COM3	O	A	LCD 的 COM 輸出
26	COM2	O	A	LCD 的 COM 輸出
27	COM1	O	A	LCD 的 COM 輸出
28	COM0	O	A	LCD 的 COM 輸出
29	VLCD	P	P	LCD 的電壓源
30	VDD	P	P	晶片工作電壓源
31	PT2.0	I/O	S	數位輸入/輸出
32	PT2.1	I/O	S	數位輸入/輸出
33	PT2.2	I/O	C	數位輸入/輸出
34	PT2.3	I/O	S	數位輸入/輸出
35	NC	-	-	未使用
36	NC	-	-	未使用
37	NC	-	-	未使用
38	NC	-	-	未使用
39	VDDA	P	P	穩壓器輸出，類比電路電壓源
40	ACM	P	P	內部類比電路共地引腳
41	AI0	A	A	類比輸入通道
42	AI1	A	A	類比輸入通道
43	AI2	A	A	類比輸入通道
44	NC	-	-	未使用
45	NC	-	-	未使用
46	NC	-	-	未使用
47	VSS	P	P	晶片工作電壓源接地端
48	NC	-	-	未使用

表 2-1 引腳定義與功能說明

8-Bit RISC-like Mixed Signal Microcontroller

4. 功能概述

4.1 内部方块圖

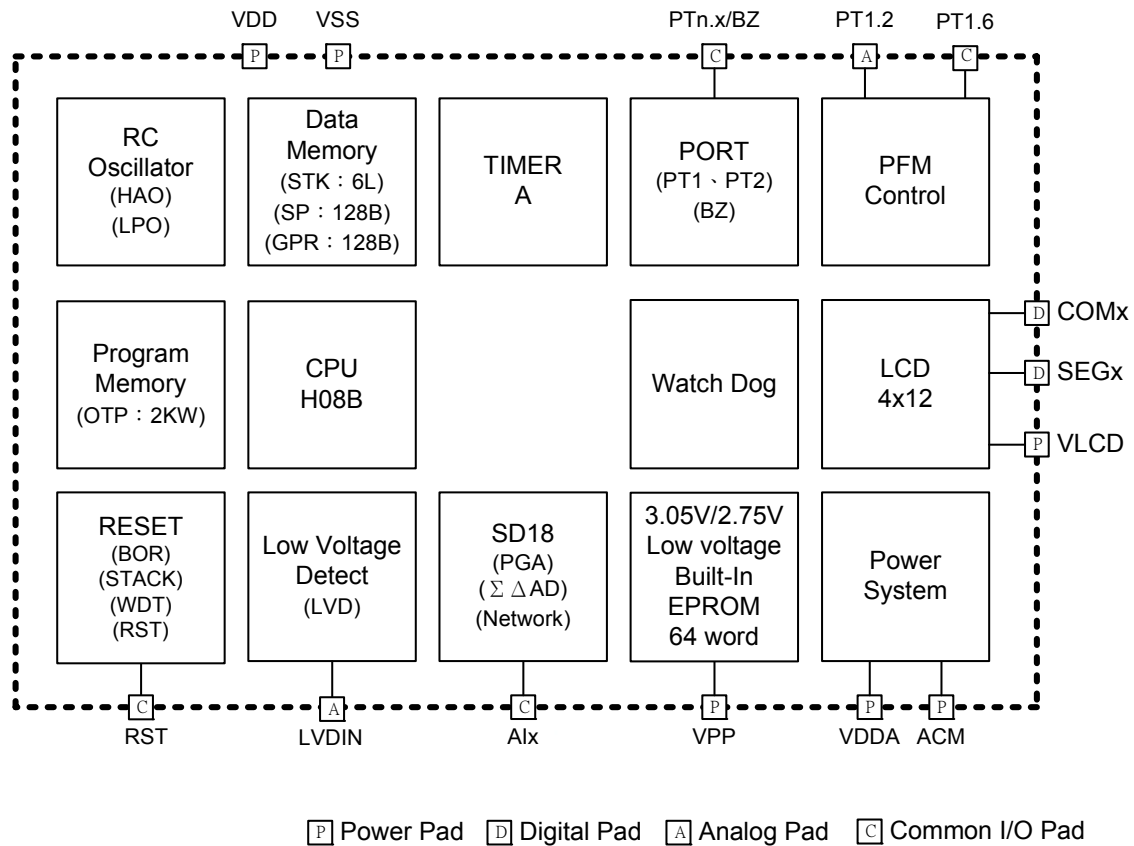


圖 4-1 HY11P52/HY11P52B 内部方块圖

4.2 相關說明與支援文件

晶片功能相關使用說明書

DS-HY11P52 HY11P52/HY11P52B 說明書

UG-HY11S14 HY11Pxx 系列使用說明書

APD-CORE003 H08B 指令說明書

開發工具相關使用說明書

APD-HYIDE001 HY11xxx 系列開發工具軟體使用說明書

APD-HYIDE002 HY11xxx 系列開發工具硬體使用說明書

APD-OTP001 OTP 產品燒錄引腳說明書

APD-ICE001 HY11P52 低壓燒錄/查表/PFM 應用說明書

APD-ICE003 HY11P52B 低壓燒錄/查表/PFM 應用說明書

產品生產相關使用說明書

APD-HYIDE004 HY1xxxx 系列生產線專用燒錄器說明書

BDI-HY11P52 HY11P52 個別產品的裸片打線資訊

4.3 SD18 Network

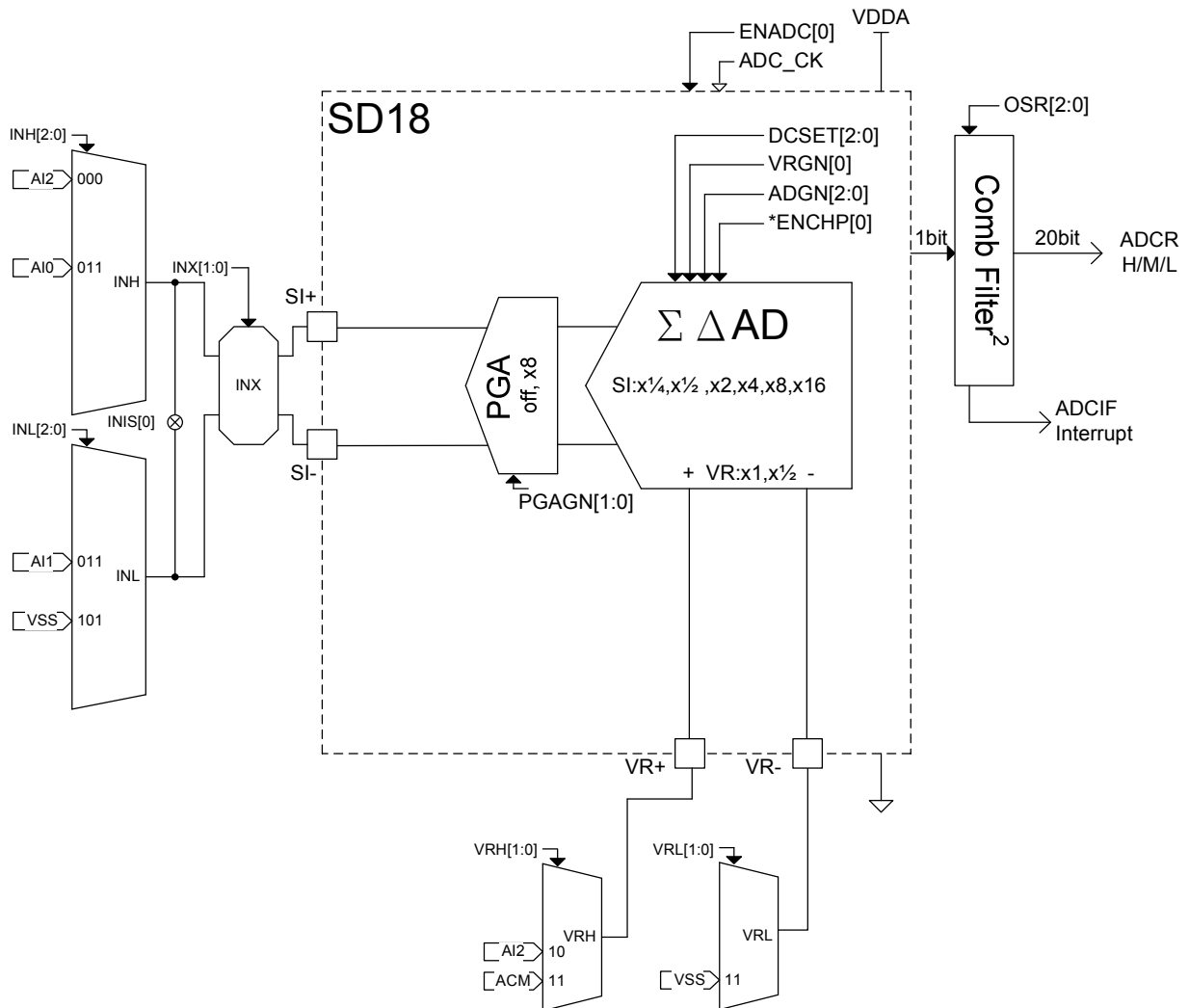


圖 4-2 SD18 Network

HY11P52/HY11P52B

Embedded 18-Bit Σ ADC

8-Bit RISC-like Mixed Signal Microcontroller

5. 暫存器列表

“.”no use, “r”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1
“.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition

Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W	
00H	INDF0	Contents of FSR0 to address data memory value of FSR0 not changed								N/A	N/A	*****	
10H	FSR0L	Indirect Data Memory Address Pointer 0 Low Byte,FSR0[7:0]								xxxx xxxx	uuuu uuuu	*****	
18H	STKPTR	STKFL	STKUN	STKOV	STKPRT[2:0]					000..000	000..000	r,rw0,rw0,-,r,r,r	
1AH	PCLATH					PC[10]		PC[9]	PC[8]	 000	 000	*****	
1BH	PCLATL	PC Low Byte for PC<7:0>								0000 0000	0000 0000	*****	
1CH	BIECTRL					VPP_HIGH		BIEWR		BIERD	1000 d000	1000 d000	*,r0,*
1DH	BIEPTRH	BIESEL					BIE_ADDR[10:8]			0000 0000	0000 0000	*****	
1EH	BIEPTL	BIE_ADDR[7:6]		BIE_ADDR[5:0]						0000 0000	0000 0000	*****	
1FH	BIEDH	BIE_DATA[15:8]								xxxx xxxx	xxxx xxxx	*****	
20H	BIEDL	BIE_DATA[7:0]								xxxx xxxx	xxxx xxxx	*****	
23H	INTE1	GIE	ADCIE			TMAIE	WDTIE	E1IE	E0IE	0000 0000	0000 0000	*,*,r0,r0 *,*,*	
26H	INTF1	ADCIF				TMAIF	WDTIF	E1IF	E0IF	..000 0000	..000 0000	..*,*,r0,r0 *,*,*	
29H	WREG	Working Register								xxxx xxxx	uuuu uuuu	*****	
2BH	STATUS			C					Z	xxxx xxxx	xxxx xxxx	*	
2CH	Pstatus	PD	TO	IDLEB	BOR					000d xxxx	000d xxxx	rw0,rw0,rw0,rw0 x,x,x,x	
2DH	LVDON	LVDFG		LVD	LVDON	VLDX[3:0]				x000 0000	x000 0000	x,*,r,r *,*,*,*	
30H	PWRCN	ENVDDA	VDDAX[1:0]=11		ENACM	ENLEDP				0xx0 xx00	0xx0 xxu0	*,*,r,r *,*,*,*	
31H	MCKCN1	ADCS[2:0]			ADCCK			ENXT=0	ENHAO	0000 0001	0000 0001	*,*,*,r0,r0,r0,*	
32H	MCKCN2			LSCCK=0	HSCCK=0	HSS[1:0]=00		CPUCK[1:0]		..00 0000	..00 0000	r0,r0,r0,r0 r0,r0,*	
33H	MCKCN3	LCDS[2:0]			PERCK		BZS[2:0]		000..0000		000..0000	*,*,*,r0 *,*,*,*	
39H	ADCRH	ADC conversion memory HighByte								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r	
3AH	ADCRM	ADC conversion memory Middle Byte								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r	
3BH	ADCRL	ADC conversion memory Low Byte								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r	
3CH	ADCCN1	ENADC	ENCHP		PGAGN[1:0]=00 or 11		ADGN[2:0]			0000 0000	0000 0000	*,r0,*,*,*,*	
3DH	ADCCN2			INBUF=0	VRBUF=0	VREGN	DCSET[2:0]			0000 0000	0000 0000	r0,r0,r0,r0 *,*,*,*	
3EH	ADCCN3	OSR[2:0]						OSR[3]		000x xx0x	000u uu0u	*,*,*,*,*,*	
3FH	AINET1	INH[2:0]=XX0 or XX1(AI2 or AI0)			INL[2:0]=0XX or 1XX(AI1 or VSS)			INIS		xx00 xx0x	xx00 xx0x	x,x,*,*,*,*,*,*	
40H	AINET2	VRH[1:0]=X0 or X1(AI2 or ACM)			INX[1:0]		VRL[1:0]=11(VSS)			xx00 0xxx	xx00 0xxx	x,x,*,*,*,*,*,*	
41H	TMACN	ENTMA	TMACK	TMAS[1:0]		ENWDT	WDT[2:0]			0000 0000	0000 0000	*,*,*,*,*,*,*,*	
42H	TMAR	TimerA data register								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r	
52H	LDCN1	ENLCD	LCDPR	VLCDX[1:0]		LCDBF	LCDBI[1:0]=10			0000 0xxx	0000 0xxx	*,*,*,*,*,*,*,*	
53H	LDCN2	LCDBL	LCDBX[1:0]=11								0xxx xxxx	0xxx xxxx	*,x,x,x,x,x,x,x,x
54H	LCD0	Segment SEG2@[3:0] and SEG3@[7:4] data register of LCD0								xxxx xxxx	uuuu uuuu	*****	
55H	LCD1	Segment SEG4@[3:0] and SEG5@[7:4] data register of LCD1								xxxx xxxx	uuuu uuuu	*****	
56H	LCD2	Segment SEG6@[3:0] and SEG7@[7:4] data register of LCD2								xxxx xxxx	uuuu uuuu	*****	
57H	LCD3	Segment SEG8@[3:0] and SEG9@[7:4] data register of LCD3								xxxx xxxx	uuuu uuuu	*****	
58H	LCD4	Segment SEG10@[3:0] and SEG11@[7:4] data register of LCD4								xxxx xxxx	uuuu uuuu	*****	
59H	LCD5	Segment SEG12@[3:0] and SEG13@[7:4] data register of LCD5								xxxx xxxx	uuuu uuuu	*****	
6DH	PT1	PT1.7	PT1.6	PT1.5	PT1.4	PT1.3	PT1.2	PT1.1	PT1.0	xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*,*	
6EH	TRISC1	TC1.7	TC1.6	TC1.5	TC1.4					0000 0000	0000 0000	*,*,*,*,r0,r0,r0,r0	
70H	PT1PU	PU1.7	PU1.6	PU1.5	PU1.4	PU1.3	PU1.2	PU1.1	PU1.0	0000 0000	0000 0000	*****	
71H	PT1M1					INTEG1[1:0]		INTEG0[1:0]		0000 0000	0000 0000	r0,r0,r0,r0 *,*,*,*	
72H	PT1M2	PM1.7[0]								0000 0000	0000 0000	r0,*,r0,r0 r0,r0,r0,r0	
74H	PT2					PT2.3	PT2.2	PT2.1	PT2.0	 xxxx	 uuuu	x,x,x,x,x,*,*,*	
75H	TRISC2					TC2.3	TC2.2	TC2.1	TC2.0	 0000	 0000	x,x,x,x,x,*,*,*	
77H	PT2PU					PU2.3	PU2.2	PU2.1	PU2.0	 0000	 0000	x,x,x,x,x,*,*,*	
80H ~ FFH		GENERAL PURPOSE REGISTER @ 128Byte								xxxx xxxx	uuuu uuuu	*****	

圖 5-1 HY11P52/HY1P52B 暫存器列表

HY11P52/HY11P52B

Embedded 18-Bit $\Sigma\Delta$ ADC

8-Bit RISC-like Mixed Signal Microcontroller



6. 電氣特性

Absolute maximum ratings over operating free-air temperature (unless otherwise noted)

Voltage applied at V_{DD} to V_{SS}	-0.2 V to 4.0 V
Voltage applied to any pin	-0.2 V to $V_{DD} + 0.3$ V
Voltage applied to RST/VPP pin	-0.2 V to 6.9 V
Voltage applied to TST/PT1.3 pin	-0.2 V to $V_{DD} + 1$ V
Diode current at any device terminal	± 2 mA
Storage temperature, Tstg: (unprogrammed device)	-55°C to 150°C
(programmed device)	-40°C to 85°C
Total power dissipation.	0.5w
Maximum output current sink by any PORT1 to PORT2 I/O pin.	25mA

6.1 Recommended operating conditions

$T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$, unless otherwise noted

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	unit
V_{DD}	Supply Voltage	All digital peripherals and CPU	2.2		3.6	V
		Analog peripherals	2.4		3.6	
V_{SS}	Supply Voltage		0		0	

6.2 Internal RC Oscillator

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{V}$, unless otherwise noted

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	unit
HAO	High Speed Oscillator frequency	ENHAO[0]=1	1.6	2.0	2.4	MHz
LPO	Low Power Oscillator frequency	V_{DD} supply voltage be enable LPO	22	28	35	KHz

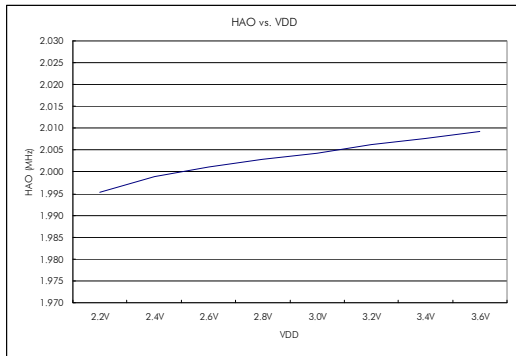


Figure 6.2-1 HAO vs. VDD

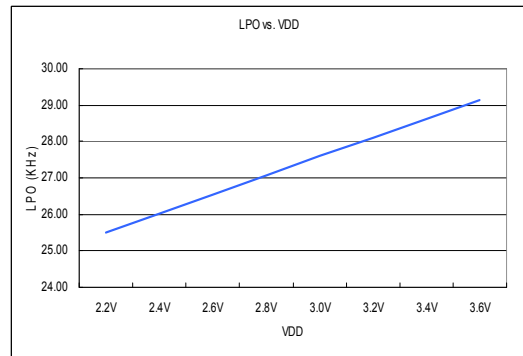


Figure 6.2-2 LPO vs. VDD

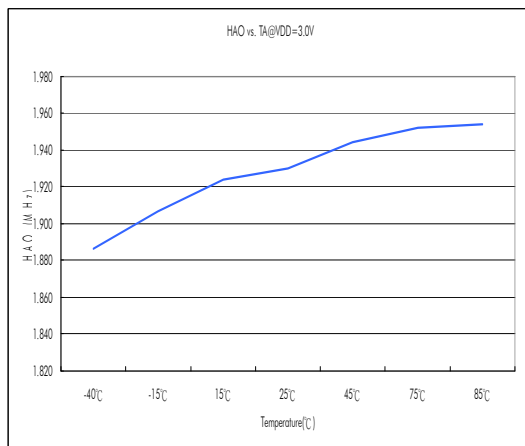


Figure 6.2-3 HAO vs. Temperature

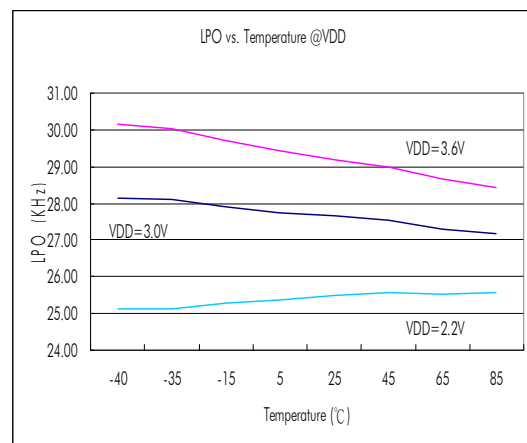


Figure 6.2-4 LPO vs. Temperature

6.3 Supply current into VDD excluding peripherals current

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{V}$, $\text{OSC_LPO} = 28\text{KHz}$, unless otherwise noted

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	unit
I_{AM2}	Active mode 2	OSC_CY = off, OSC_HAO = 2MHz, CPU_CK = 2MHz		0.28	0.55	mA
I_{AM3}	Active mode 3	OSC_CY = off, OSC_HAO = 2MHz, CPU_CK = 1MHz		0.165	0.3	mA
I_{LP2}	Low Power 2	OSC_CY = off, OSC_HAO = off, CPU_CK = LPO, Idle state		1.65	3	μA
I_{LP3}	Low Power 3	OSC_CY = off, OSC_HAO = off, CPU_CK = off, Sleep state		0.65	1.2	μA

OSC_HAO : Internal High Accuracy Oscillator frequency.

CPU_CK : CPU core work frequency.

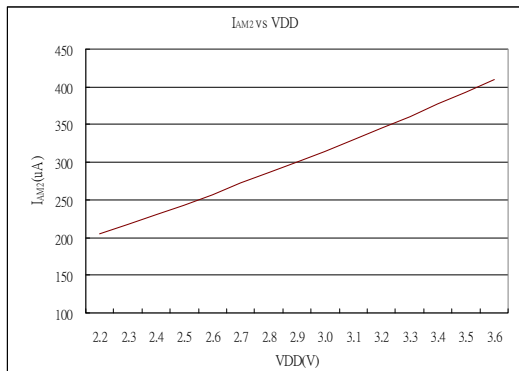


Figure 6.3-1 I_{AM2} vs. VDD

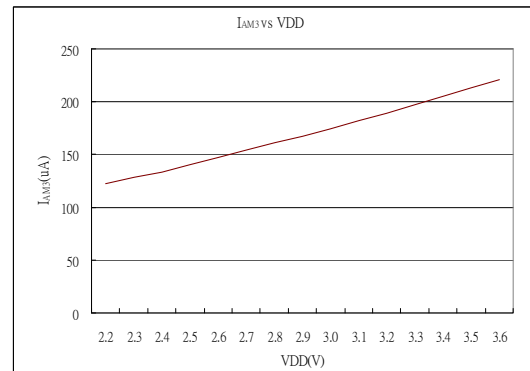


Figure 6.3-2 I_{AM3} vs. VDD

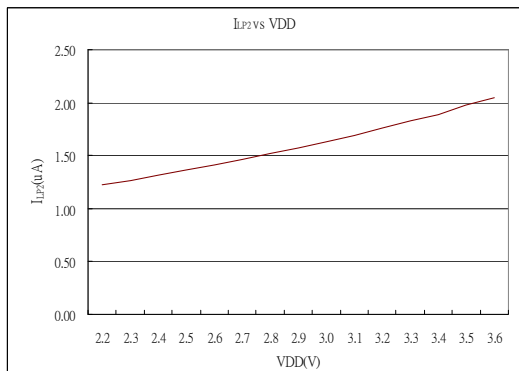


Figure 6.3-3 I_{LP2} vs. VDD

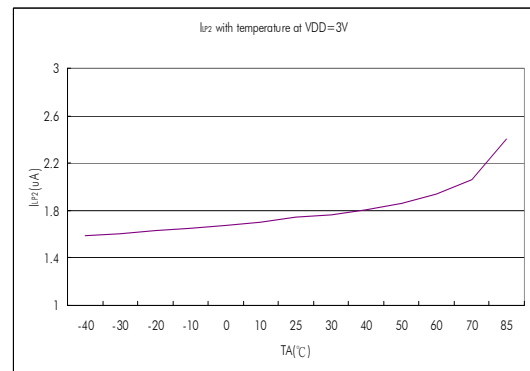


Figure 6.3-4 I_{LP2} vs. Temperature

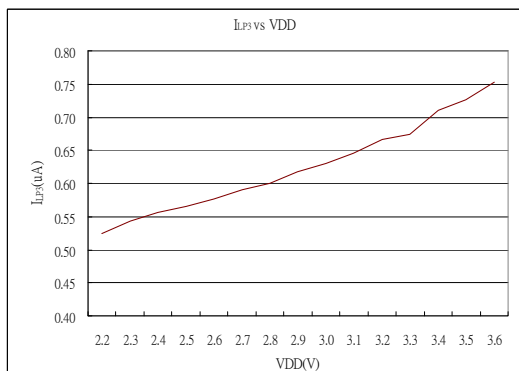


Figure 6.3-5 I_{LP3} vs. VDD

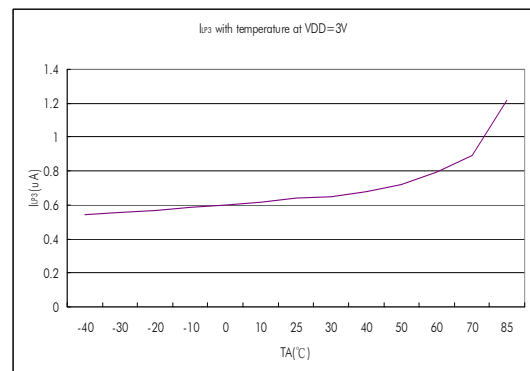


Figure 6.3-6 I_{LP3} vs. Temperature

HY11P52/HY11P52B

Embedded 18-Bit $\Sigma\Delta$ ADC

8-Bit RISC-like Mixed Signal Microcontroller

6.4 Port1~2

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{V}$, unless otherwise noted

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	unit
Input voltage and Schmitt trigger and leakage current and timing						
V_{IH}	High-Level input voltage				2.1	V
V_{IL}	Low-Level input voltage		0.9			
V_{hys}	Input Voltage hysteresis($V_{IH} - V_{IL}$)			0.8		V
I_{LKG}	Leakage Current				0.1	μA
R_{PU}	Port pull high resistance			180		$\text{k}\Omega$
Output voltage and current and frequency						
V_{OH}	High-level output voltage	$I_{OH}=10\text{mA}$	$V_{DD} - 0.3$			V
V_{OL}	Low-level output voltage	$I_{OL}=-10\text{mA}$			$V_{SS} + 0.3$	

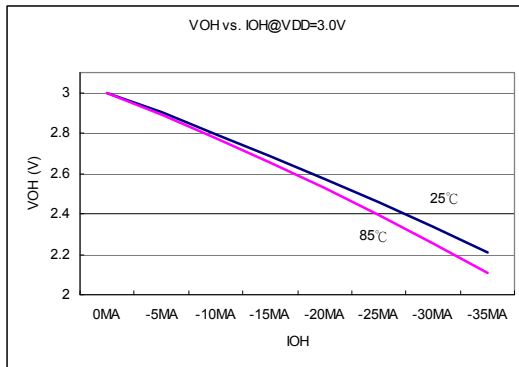


Figure 6.4-1 V_{OH} vs. I_{OH} @ $V_{DD}=3.0\text{V}$

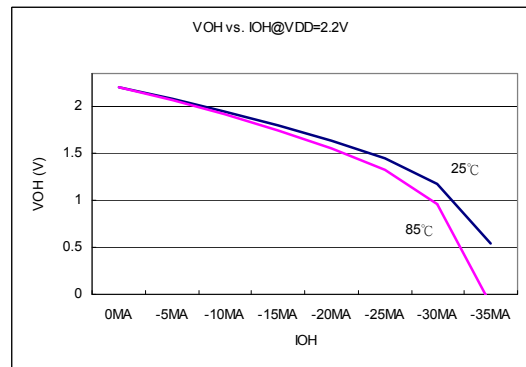


Figure 6.4-2 V_{OH} vs. I_{OH} @ $V_{DD}=2.2\text{V}$



Figure 6.4-3 V_{OL} vs. I_{OL} @ $V_{DD}=3.0\text{V}$

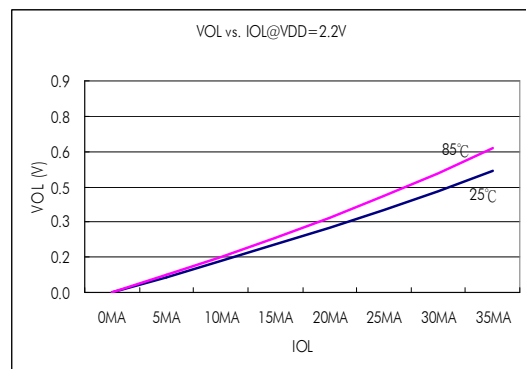


Figure 6.4-4 V_{OL} vs. I_{OL} @ $V_{DD}=2.2\text{V}$

6.5 Reset(Brownout, External RST pin, Low Voltage Detect)

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{V}$, unless otherwise noted

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	unit
BOR	Pulse length needed to accepted reset internally, t_{d-LVR}		2			us
	V_{DD} Start Voltage to accepted reset internally (L $\rightarrow$ H), V_{LVR}		1.6	1.85	2.1	V
	Hysteresis, $V_{HYS-LVR}$			70		mV
RST	Pulse length needed as RST/VPP pin to accepted reset internally, t_{d-RST}		2			us
	Input Voltage to accepted reset internally		0.9			V
	Hysteresis, $V_{HYS-RST}$			0.8		V
LVD	Operation current, I_{LVD}			10	15	uA
	External input voltage to compare reference voltage			1.2		V
	Compare reference voltage temperature drift	$T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$		100		ppm/ $^\circ\text{C}$
	Detect V_{DD} voltage rang by user option, $V_{SVS} \text{ VLDx}[3:0]=1110b$			3.3		V
	Detect V_{DD} voltage rang by user option, $V_{SVS} \text{ VLDx}[3:0]=1101b$			3.2		
	Detect V_{DD} voltage rang by user option, $V_{SVS} \text{ VLDx}[3:0]=1100b$			3.1		
	Detect V_{DD} voltage rang by user option, $V_{SVS} \text{ VLDx}[3:0]=1011b$			3.0		
	Detect V_{DD} voltage rang by user option, $V_{SVS} \text{ VLDx}[3:0]=1010b$			2.9		
	Detect V_{DD} voltage rang by user option, $V_{SVS} \text{ VLDx}[3:0]=1001b$			2.8		
	Detect V_{DD} voltage rang by user option, $V_{SVS} \text{ VLDx}[3:0]=1000b$			2.7		
	Detect V_{DD} voltage rang by user option, $V_{SVS} \text{ VLDx}[3:0]=0111b$			2.6		
	Detect V_{DD} voltage rang by user option, $V_{SVS} \text{ VLDx}[3:0]=0110b$			2.5		
	Detect V_{DD} voltage rang by user option, $V_{SVS} \text{ VLDx}[3:0]=0101b$			2.4		
	Detect V_{DD} voltage rang by user option, $V_{SVS} \text{ VLDx}[3:0]=0100b$			2.3		
	Detect V_{DD} voltage rang by user option, $V_{SVS} \text{ VLDx}[3:0]=0011b$			2.2		
	Detect V_{DD} voltage rang by user option, $V_{SVS} \text{ VLDx}[3:0]=0010b$			2.1		
	Detect V_{DD} voltage rang by user option, $V_{SVS} \text{ VLDx}[3:0]=0001b$			2.0		

BOR : Brownout Reset

LVR : Low Voltage Reset of BOR

LVD : Low Voltage Detect

RST : External Reset pin

Note: Using external input voltage to carry out low voltage detection function, the IC power consumption will be increased due to diverse input low voltage.

HY11P52/HY11P52B

Embedded 18-Bit Σ ADC

8-Bit RISC-like Mixed Signal Microcontroller

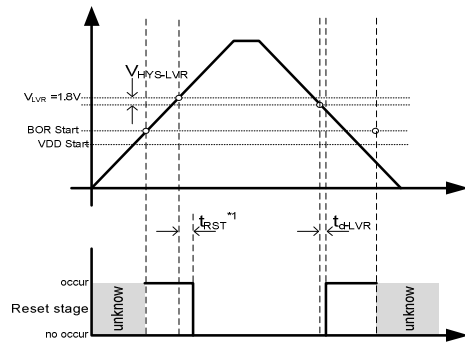


Figure 6.5-1 BOR reset diagram

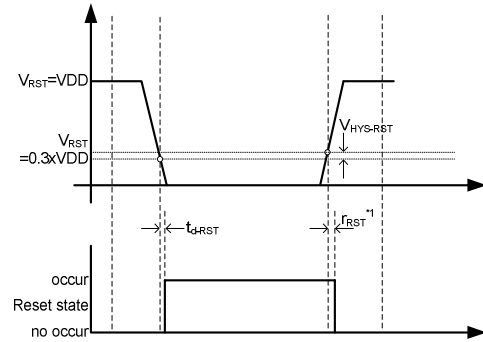


Figure 6.5-2 RST reset diagram

*1 t_{RST} : Please see BOR Introduce of HY11Pxx series User's Guide (UG-HY11S14-Vxx).

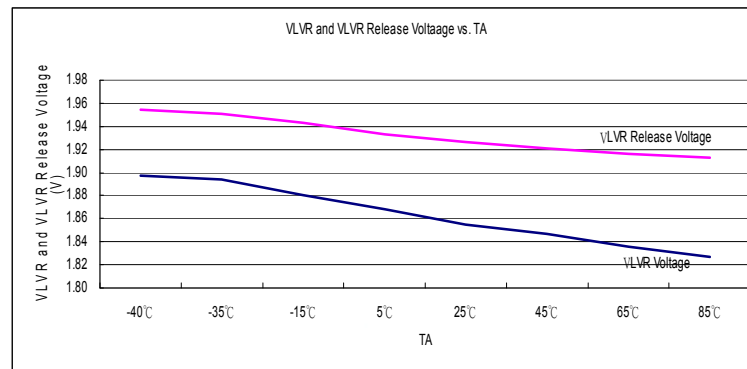


Figure 6.5-3 LVR vs. Temperature

6.6 Power System

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{V}$, unless otherwise noted

Sym.	Parameter	Test Conditions		Min.	Typ.	Max.	unit
VDDA	VDDA operation current, I_{VDDA}	$I_L = 0\text{mA}$	VDDAX[1:0]=00b	22			μA
	Select VDDA output voltage	$I_L = 0.1\text{mA}$, $V_{DD} \geq V_{DDA} + 0.25\text{V}$	VDDAX [1:0]=11b	2.4			V
	Dropout voltage	$I_L = 10\text{mA}$	VDDAX [1:0]=11b	250			mV
	Temperature drift	VDDAX [1:0]=11b	$T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$	50			ppm/ $^\circ\text{C}$
	V_{DD} Voltage drift	$I_L = 0.1\text{mA}$	$V_{DD} = 2.5\text{V} \sim 3.6\text{V}$	± 0.2			%/V
ACM	ACM operation current, I_{ACM}	$I_L = 0\text{mA}$		20			μA
	Output voltage, V_{ACM}	ENACM[0]=1	$I_L = 0\mu\text{A}$	1.0			V
	Output voltage with Load		$I_L = \pm 200\mu\text{A}$	0.98		1.02	V_{ACM}
	Temperature drift	ENACM[0]=1,	$T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$	50			ppm/ $^\circ\text{C}$
	VDDA Voltage drift	$I_L = 10\mu\text{A}$		100			$\mu\text{V}/\text{V}$

VDDA : Adjust Voltage Regulator
ACM : Analog Common Mode Voltage

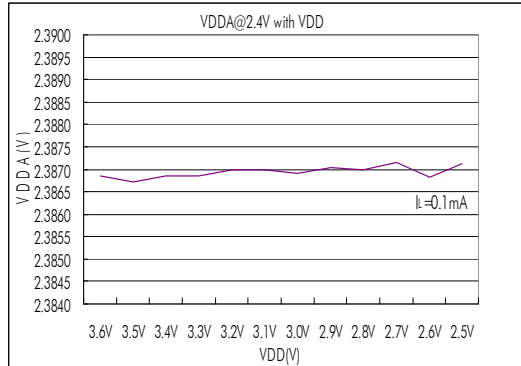


Figure 6.6-1 VDDA $I_L=0.1\text{mA}$ vs. VDD

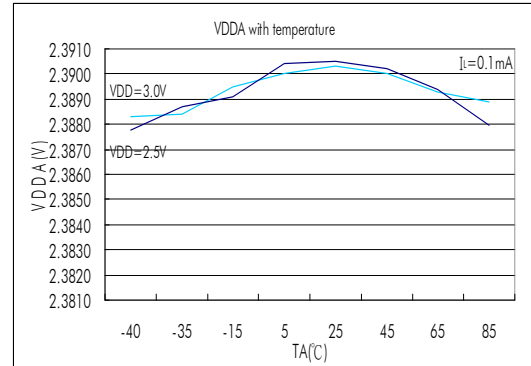


Figure 6.6-2 VDDA $I_L=0.1\text{mA}$ vs. Temperature

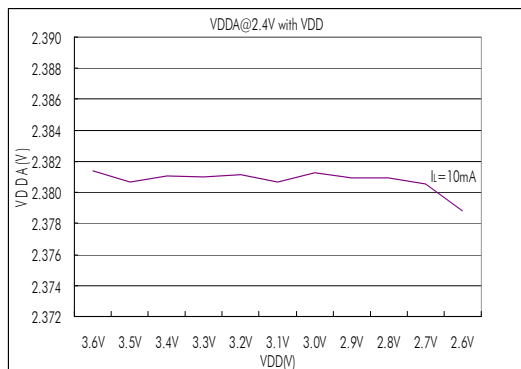


Figure 6.6-3 VDDA $I_L=10\text{mA}$ vs. VDD

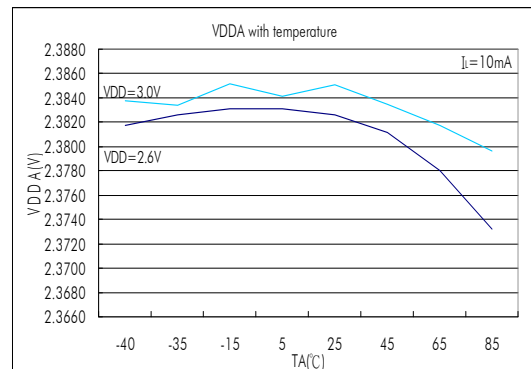


Figure 6.6-4 VDDA $I_L=10\text{mA}$ vs. Temperature

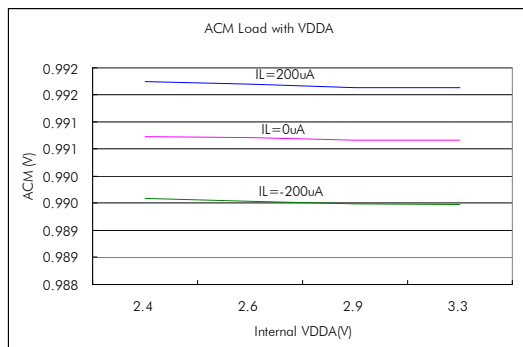


Figure 6.6-5 ACM Load vs. VDDA

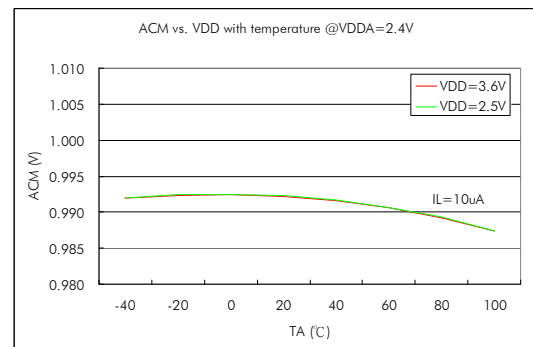


Figure 6.6-6 ACM vs. Temperature

HY11P52/HY11P52B

Embedded 18-Bit Σ ADC

8-Bit RISC-like Mixed Signal Microcontroller

6.7 LCD

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{V}$, $C_{VLCD} = 4.7\mu\text{F}$, unless otherwise noted.

Sym.	Parameter	Test Conditions		Min.	Typ.	Max.	unit
VLCD	Supply Voltage at VLCD pin	LCDPR[0]=0		2.2		3.6	V
	Embedded Charge Pump output voltage at VLCD pin	$V_{DD} = 2.2\text{V}$, LCDPR[0]=1, $C_{VLCD} = 4.7\mu\text{F}$	VLCDX[1:0]=11b	2.295	2.55	2.805	V
			VLCDX[1:0]=10b	2.52	2.8	3.08	
			VLCDX[1:0]=01b	2.745	3.05	3.355	
			VLCDX[1:0]=00b	2.97	3.3	3.63	
I_{LCD}	Operation supply current without output buffer.(all segment turn on) (HY11P52)	LCDPR[0]=1	$V_{DD} = 2.2\text{V}$	10			μA
			$V_{DD} = 3.0\text{V}$				
Z_{LCD}	Output impedance with LCD buffer (HY11P52)	$f_{LCD} = 128\text{Hz}$, VLCD=3.05V		10			$\text{k}\Omega$
I_{LCD1}	Operation supply current without output buffer.(all segment turn on) (HY11P52B)	LCDPR[0]=1	$V_{DD} = 2.2\text{V}$	8			μA
			$V_{DD} = 3.0\text{V}$				
Z_{LCD1}	Output impedance with LCD buffer (HY11P52B)	$f_{LCD} = 128\text{Hz}$, VLCD=3.05V		20			$\text{k}\Omega$

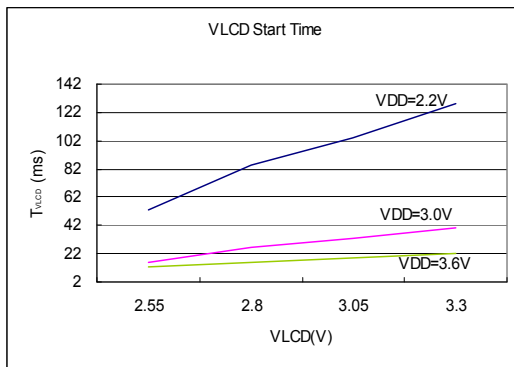


Figure6.7-1 LCD start time

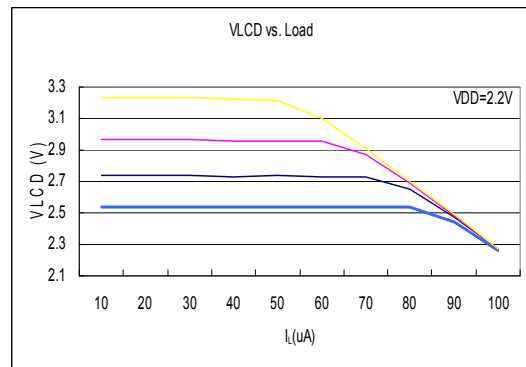


Figure6.7-2 VLCD vs. I_L @VDD=2.2V

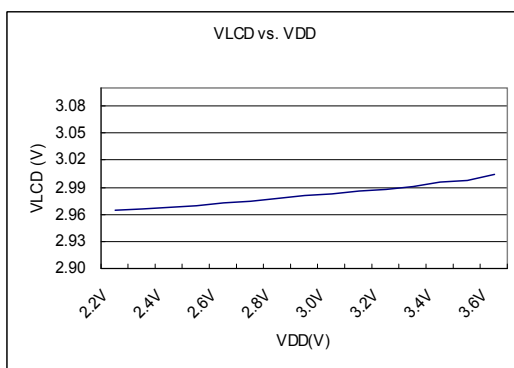


Figure6.7-3 VLCD vs. VDD

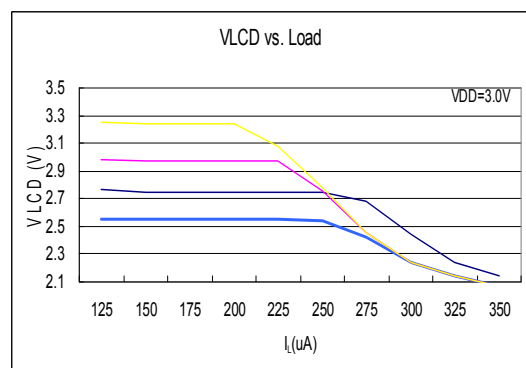


Figure6.7-4 VLCD vs. I_L @VDD=3.0V

HY11P52/HY11P52B

Embedded 18-Bit $\Sigma\Delta$ ADC

8-Bit RISC-like Mixed Signal Microcontroller

6.8 SD18, Power Supply and recommended operating conditions

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{V}$, $V_{DDA} = 2.4\text{V}$, unless otherwise noted

Sym.	Parameter	Test Conditions		Min.	Typ.	Max.	unit
V_{SD18}	Supply Voltage at VDDA	ENVDDA[0]=0		2.4		3.6	V
f_{SD18}	Modulator sample frequency, ADC_CK			25	250	300	KHz
	Over Sample Ratio, OSR			128	*1	32768	
I_{SD18}	Operation supply current without PGA	ENADC[0]=1	GAIN =4, ADC_CK=250KHz		120		μA
*1, OSR=128, setting by ADCCN3[OSR3] bit. OSR[3:0]=1010b, OSR=128; OSR[3:0]=0xxx, OSR=256 ~ 32768 OSR[3:0]=1xxxb can't set by user							

6.8.1 PGA, Power Supply and recommended operating conditions

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{V}$, $V_{DDA} = 2.4\text{V}$, unless otherwise noted

Sym.	Parameter	Test Conditions		Min.	Typ.	Max.	unit
V_{PGA}	Supply Voltage at VDDA	ENVDDA[0]=0		2.4		3.6	V
I_{PGA}	Operation supply current	PGAGN[1:0]=<11>			320		μA
G_{PGA}	Gain temperature drift	$T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$	GAIN=128		15		ppm/ $^\circ\text{C}$

6.8.2 SD18, performance II ($f_{SD18}=250\text{KHz}$)

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{V}$, $V_{DDA} = 2.9\text{V}$, $V_{VR} = 1.0\text{V}$, GAIN=1 without PGA, unless otherwise noted

Sym.	Parameter	Test Conditions		Min.	Typ.	Max.	unit
INL	Integral Nonlinearity(INL)	$V_{DDA} = 2.4\text{V}$, $V_{VR} = 1.0\text{V}$, $\Delta\text{SI} = \pm 200\text{mV}$		± 0.003		± 0.01	%FSR
		$V_{DDA} = 2.4\text{V}$, $V_{VR} = 1.0\text{V}$, $\Delta\text{SI} = \pm 450\text{mV}$					
	No Missing Codes ³	ADC_CK=250KHz, OSR[2:0]=010b		19			Bits
G_{SD18}	Temperature drift Gain 1~x16 (INBUF[0]=0b,)		$T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$		10		ppm/ $^\circ\text{C}$
E_{OS}	Offset error of Full Scale Rang input voltage range with Chopper without PGA	$\Delta\text{AI} = 0\text{V}$ $\Delta\text{VR} = 0.9\text{V}$	Gain=2			1	%FSR
	Offset error temperature drift with chopper without PGA	DCSET[2:0]=<000> * ΔAI is external short	GAIN=1		2		
			GAIN=2		1		
			GAIN=4		0.5		
			GAIN=16		0.15		
CM_{SD18}	Common-mode rejection	$V_{CM} = 0.7\text{V to } 1.7\text{V}$	$V_{SI} = 0\text{V}$		90		dB

HY11P52/HY11P52B

Embedded 18-Bit Σ ADC

8-Bit RISC-like Mixed Signal Microcontroller

		$V_{VR}=1.0V$, without PGA	GAIN=1		
		$V_{CM}=0.7V$ to $1.7V$, $V_{VR}=1.0V$, without PGA	$V_{SI}=0V$, GAIN=16	75	
PSRR	DC power supply rejection	$V_{DDA}=3.0V$, $\Delta V_{DDA}=\pm 100mV$, $V_{VR}=1.0V$, $V_{SI}=1.2V$, $V_{SL}=1.2V$,	GAIN=1 PGA=off GAIN=16 PGA=8	75	dB

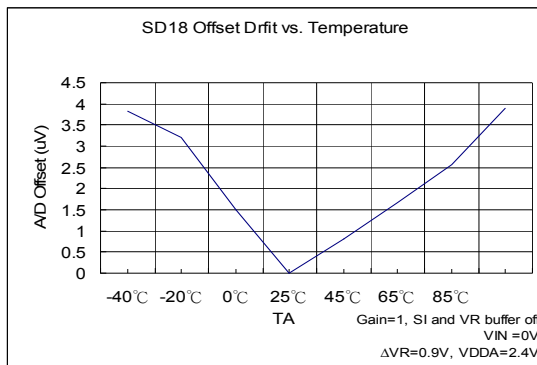


Figure 6.8-1(a) SD18 Offset Temperature drift

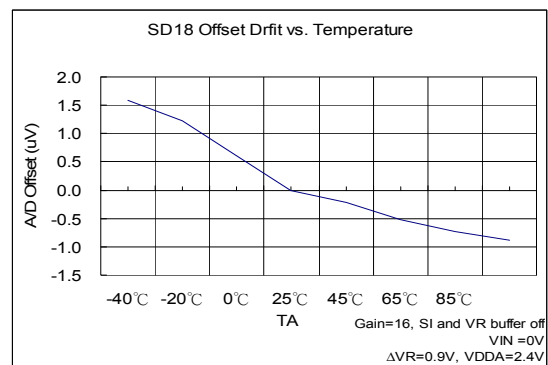


Figure 6.8-1(b) SD18 Offset Temperature drift

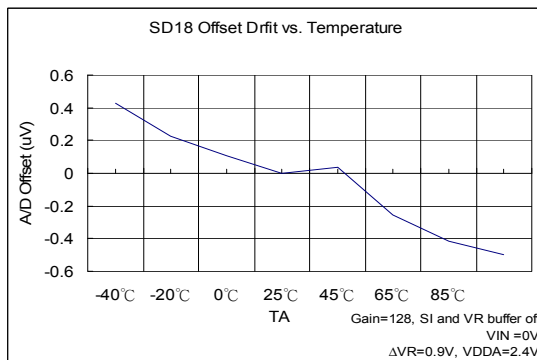


Figure 6.8-1(c) SD18 Offset Temperature drift

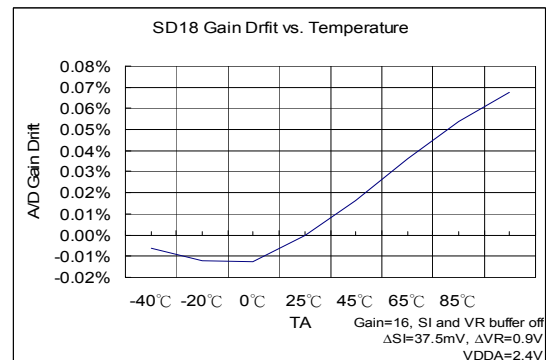


Figure 6.8-2(a) SD18 Gain drift with temperature

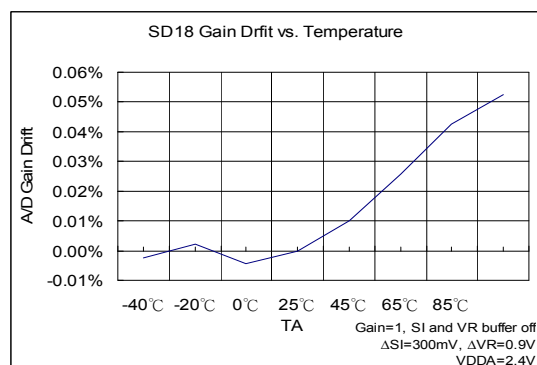


Figure 6.8-2(b) SD18 Gain drift with temperature

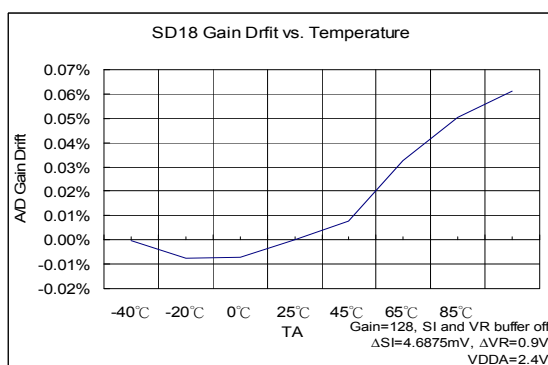


Figure 6.8-2(c) SD18 Gain drift with temperature

HY11P52/HY11P52B

Embedded 18-Bit $\Sigma\Delta$ ADC

8-Bit RISC-like Mixed Signal Microcontroller



6.8.3 SD18 Noise Performance

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{V}$, $V_{DDA}=2.4\text{V}$, unless otherwise noted

HY11P52/HY11P52B 針對 SD18 提供了重要的輸入雜訊規格。Table6.8-3(a), Table6.8-3(b) 列出典型的雜訊規格表與 Gain, Output rate, 及單端最大輸入電壓等關係。測試條件設定在外部輸入訊號短路，參考電壓為 1.2V，取樣 1024 筆資料。

ENOB(RMS) with OSR/GAIN at A/D Clock=250Khz, VDDA=2.4V, VREF=1.2V												
Max. Vin(mV) =0.9*VREF ⁽¹⁾	OSR					128	256	512	1024	2048	4096	8192
	Output rate(HZ)					1953	977	488	244	122	61	31
	Gain	=	PGA	x	ADGN							
± 2400	0.25	=	1	x	0.25	14.43	16.07	17.20	17.86	18.29	18.66	18.98
± 2160	0.5	=	1	x	0.5	14.34	16.05	17.13	17.84	18.26	18.62	18.90
± 1080	1	=	1	x	1	14.38	16.06	17.11	17.72	18.13	18.53	18.88
± 540	2	=	1	x	2	14.40	15.98	16.96	17.59	18.01	18.45	18.79
± 270	4	=	1	x	4	14.39	15.88	16.82	17.39	17.85	18.28	18.65
± 135	8	=	1	x	8	14.27	15.75	16.58	17.15	17.60	18.04	18.45
± 68	16	=	1	x	16	14.14	15.51	16.18	16.73	17.21	17.70	18.15
± 8	128	=	8	x	16	13.04	13.83	14.32	14.87	15.38	15.86	16.36

(1) Max.Vin (mV) is the max. input voltage of single end to ground (VSS).

Table6.8-3(a) SD18 ENOB Table

RMS Noise(uV) with OSR/GAIN at A/D Clock=250Khz, VDDA=2.4V, VREF=1.2V												
Max. Vin(mV) =0.9*VREF	OSR					128	256	512	1024	2048	4096	8192
	Output rate(HZ)					1953	977	488	244	122	61	31
	Gain	=	PGA	x	ADGN							
± 2400	0.25	=	1	x	0.25	362.92	139.77	64.33	40.65	30.04	23.35	18.70
± 2160	0.5	=	1	x	0.5	193.22	70.82	33.83	20.60	15.37	12.00	9.86
± 1080	1	=	1	x	1	94.14	35.38	17.16	11.17	8.40	6.34	5.01
± 540	2	=	1	x	2	46.23	18.59	9.48	6.13	4.57	3.35	2.66
± 270	4	=	1	x	4	23.37	9.98	5.20	3.51	2.54	1.89	1.46
± 135	8	=	1	x	8	12.66	5.47	3.06	2.06	1.51	1.11	0.84
± 68	16	=	1	x	16	6.93	3.23	2.02	1.38	0.99	0.70	0.51
± 8	128	=	8	x	16	1.86	1.29	0.91	0.63	0.44	0.32	0.22

Table6.8-3(b) SD18 RMS Noise Table

The RMS noise are referred to the input. The Effective Number of Bits (ENOB(RMS Bit)) is defined as:

$$\text{ENOB(RMS)} = \frac{\ln\left(\frac{\text{FSR}}{\text{RMS Noise}}\right)}{\ln(2)}$$

$$\text{RMS Noise} = \frac{\left(2 \times \text{VREF} \times \sqrt{\sum_{k=1}^{1024} (\text{ADO}[k] - \text{Average})^2}\right)}{2^{23}}$$

Where FSR (Full - Scale Range) = $2 \times \text{VREF}/\text{Gain}$.

$$\text{Average} = \frac{\sum_{k=1}^{1024} (\text{ADO}[k])}{1024}$$

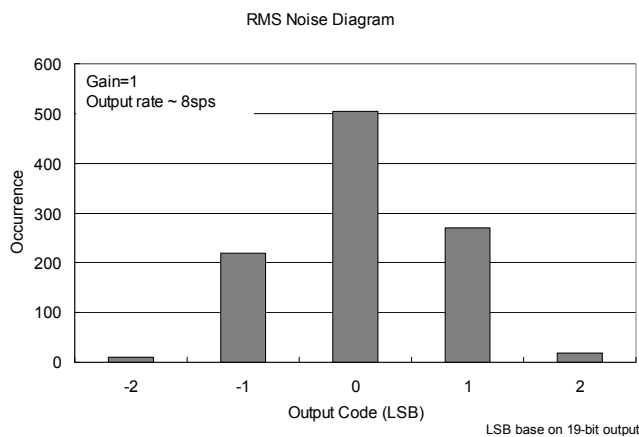


Figure6.8-3(a) RMS Noise Diagram

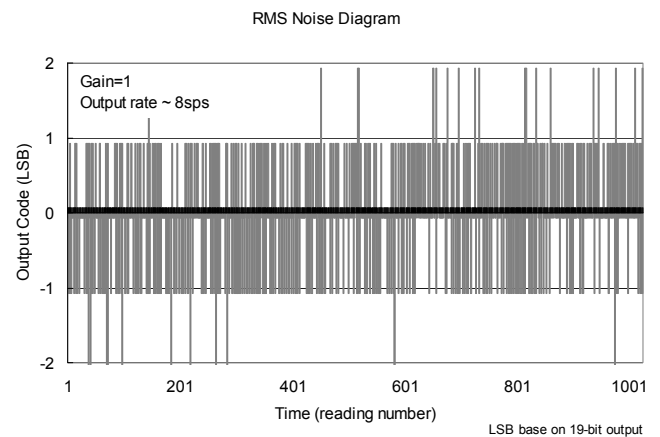


Figure6.8-3(b) Output Code Diagram

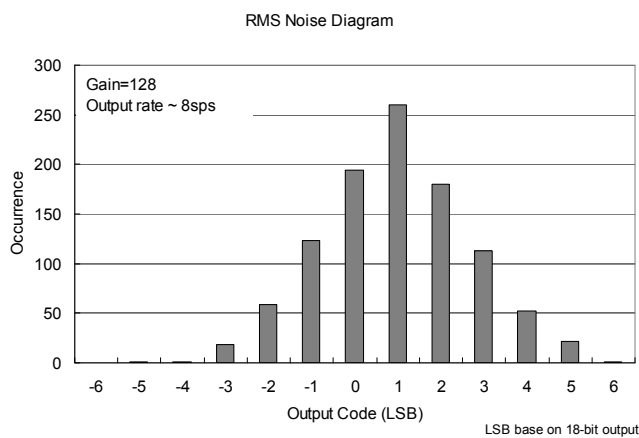


Figure6.8-3(c) RMS Noise Diagram

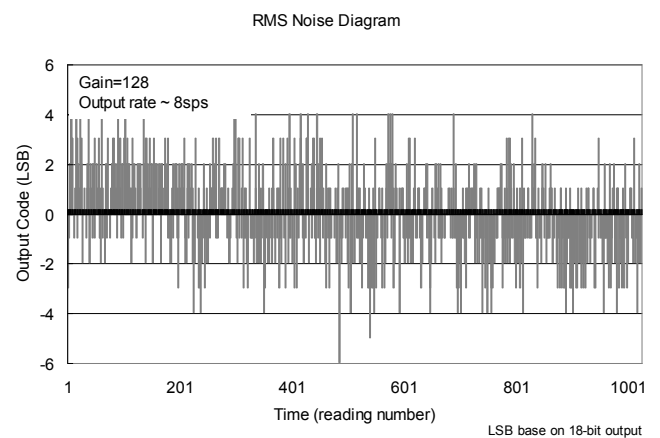


Figure6.8-3(d) Output Code Diagram

HY11P52/HY11P52B

Embedded 18-Bit $\Sigma\Delta$ ADC

8-Bit RISC-like Mixed Signal Microcontroller

6.9 Build-In EPROM(BIE)

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{V}$, unless otherwise noted

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	unit
V_{BIE}	Supply Voltage			6.0	6.5	V
I_{BIE}	Operation supply current			5		mA
V_{SS}	Supply Voltage			0		V

當使用外部 V_{BIE} 電源燒錄 BIE 區塊時，可以透過指令一次燒錄一個字節(word)資料於 BIE 區塊內;

6.10 Built-In EPROM(BIE)_Low voltage control circuit (HY11P52)

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.05\text{V}$, unless otherwise noted

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	unit
T_O	Operation temperature range		0	25	40	$^\circ\text{C}$
V_{DD}	Operation supply Voltage		3.05		3.4	V
V_{SS}	Supply Voltage			0		V

當 HY11P52 啟動 3.05V 低壓燒錄控制電路時，則不需外接 V_{BIE} 電源仍可燒錄 BIE 區塊

6.11 Built-In EPROM(BIE)_Low voltage control circuit (HY11P52B)

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.05\text{V}$, unless otherwise noted

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	unit
T_O	Operation temperature range		0	25	40	$^\circ\text{C}$
V_{DD}	Operation supply Voltage		2.75		3.6	V
V_{SS}	Supply Voltage			0		V

當 HY1152B 啟動 2.75V 低壓燒錄控制電路時，則不需外接 V_{BIE} 電源仍可燒錄 BIE 區塊

6.12 PFM Control Circuit

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.3\text{V}$, unless otherwise noted

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	unit
F_S	PFM Switching Frequency			125		Khz
F_B	Feedback Reference Voltage			0.2		V

PFM 控制迴路啟動設定: PWRCN[ENLEDP] =1b; 使用該控制迴路, 則 PT1.2 需設定成輸入引腳, PT1.6 需設定成輸出引腳;

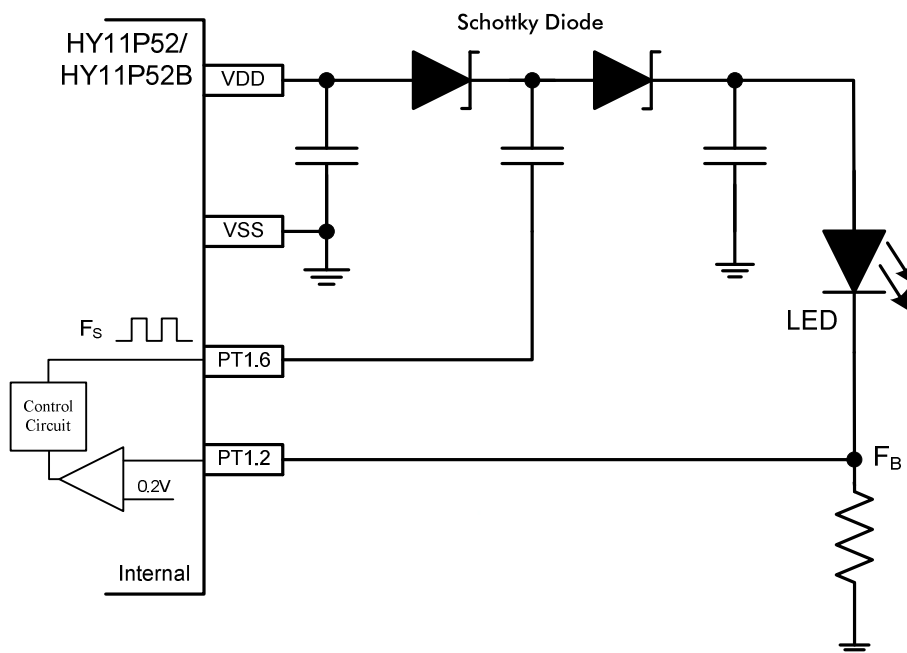


Figure6.11 PFM Typical Application for LED Applications

7. 訂貨資訊

下單品名 ¹	封裝型式	引腳數	封裝型式		程式碼	出貨包裝 形式	個裝 數量	材料 組成	MSL ³
			描述方式		編號 ²				
HY11P52-D000	Die	-	D	000	000	-	250	Green ⁴	-
HY11P52B-D000	Die	-	D	000	000	-	250	Green ⁴	-
HY11P52-L048	LQFP	48	L	048	000	Tray	250	Green ⁴	MSL-3
HY11P52B-L048	LQFP	48	L	048	000	Tray	250	Green ⁴	MSL-3

¹ 產品名稱 – 封裝型式描述方式 – 程式碼編號（空白片 / 標準品 / 代客燒錄碼）

例如：您的 HY11P52B 代客燒錄服務申請的程式碼編號為 008，且需要的產品是裸片出貨。則下單品名為 HY11P52B-D000-008

例如：您的需求是 HY11P52B 不帶程式碼的空白片且需要的產品是裸片出貨。則下單品名為 HY11P52B-D000

例如：您的需求是 HY11P52B 不帶程式碼的空白片且需要的產品是封裝片 LQFP48 出貨，則下單品名為 HY11P52B-L048，且需以 Tray 出貨，則除下單品名外，請特別註明出貨包裝形式為 Tray

例如：您的 HY11P52B 代客燒錄服務申請的程式碼編號為 009，而需求的產品是封裝片 LQFP48 出貨，則下單品名為 HY11P52B-L048-009，且需以 Tray 出貨，則除下單品名外，請特別註明出貨包裝形式為 Tray

² 程式碼編號

“001”~“999” 為標準品或代客燒錄申請的程式碼編號，而空白晶片不帶此碼。

³ MSL:

濕度敏感性等級係依據 IPC/JEDEC J-STD-020 的規範加以試驗分級，並參考 IPC/JEDEC J-STD-033 的標準處理、包裝、運輸與使用。

⁴ Green (RoHS & no Cl/Br):

HYCON 產品皆為 Green Product，符合 RoHS 指令以及無鹵素規定(Br/Cl<0.1%)

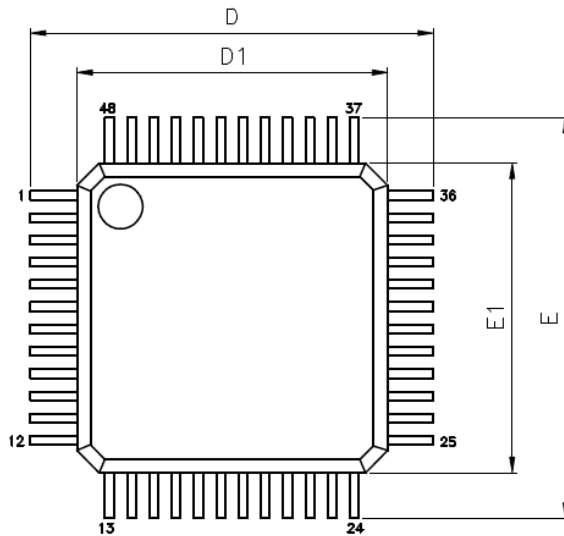
HY11P52/HY11P52B

Embedded 18-Bit $\Sigma\Delta$ ADC

8-Bit RISC-like Mixed Signal Microcontroller

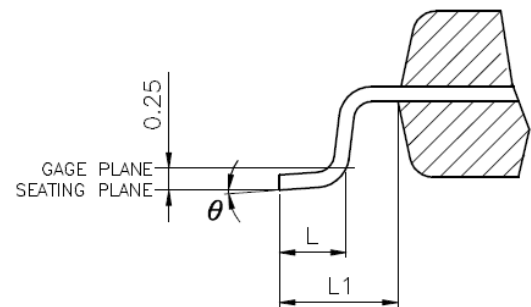
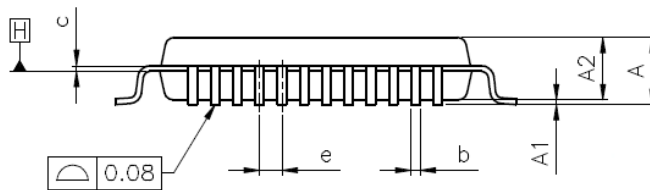
8. 封裝型式資訊

8.1 LQFP48(L048)



VARIATIONS (ALL DIMENSIONS SHOWN IN MM)

SYMBOLS	MIN.	NOM.	MAX.
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
b	0.17	0.22	0.27
c	0.09	--	0.20
D	9.00 BSC		
D1	7.00 BSC		
E	9.00 BSC		
E1	7.00 BSC		
e	0.50 BSC		
L	0.45	0.60	0.75
L1	1.00 REF		
θ	0°	3.5°	7°



JEDEC MS-026 compliant

9. 附錄 A

9.1 模擬器相容性差異

在使用HY11P系列模擬器(HY11S14-DK02)進行晶片仿真時，HY11P52/HY11P52B晶片的部分新增功能無法在現有模擬器上進行仿真模擬，使用者可以參考 [HY11P52 低壓燒錄/查表/PFM應用說明書\(APD-ICE001\)](#)、[HY11P52B低壓燒錄/查表/PFM應用說明書\(APD-ICE003\)](#) 來了解新增功能的操作設定，因此在不同型號產品間的設計與程序移植將會有一些差異。下表為產品與模擬器間明顯的差異說明。

Table A-1, HY11P52 與 HY11P52B 產品與模擬器間明顯差異說明表

TA = 25°C, VDD = 3.0V, unless otherwise noted

項目	HY11P52	HY11P52B	HY11S14-DK02
LCD 模組消耗電流(I _{LCD})	10uA	8uA	20uA
VDDA Dropout Voltage(I _L =10mA)	250mV	250mV	180mV
VDDA Start up time(I _L =10mA)	1msec	1msec	5msec
ADC Over Sample Ratio(OSR)	128~32768	128~32768	256~32768
16Bits 查表指令	透過 BIE 查表	透過 BIE 查表	不支援
BIE 低壓燒錄控制技術	支援, VDD ≥ 3.05V	支援, VDD ≥ 2.75V	不支援
PFM 控制迴路	支援	支援	不支援

9.2 消耗電流差異

HY11P 系列模擬器(HY11S14-DK02)的 LCD 模組消耗電流中心值為 20uA；HY11P52 晶片的 LCD 模組耗流降低一倍，耗流僅剩下約 10uA；而 HY11P52B 晶片的 LCD 模組耗流比 HY11P52 還降低，耗流僅剩下約 8uA；使用者可於產品開發後，在實際晶片上得到驗證。

9.3 VDDA 電源差異

HY11P 系列模擬器(HY11S14-DK02)的 VDDA Dropout Voltage(VDDA=2.4V, I_L=10mA) 中心值約 180mV；而 HY11P52/HY11P52B 晶片的 VDDA Dropout Voltage 提升到約 250mV；使用者可於產品開發時，需預留 VDDA Dropout voltage，以達 VDDA 電源最好效能呈現。

HY11P 系列模擬器(HY11S14-DK02)的 VDDA Start up time(VDDA=2.4V, I_L=10mA, VDDA Cap: 1uF)中心值約 5msec；而 HY11P52/HY11P52B 晶片的 VDDA 電源支援快速啟動功能，其 VDDA 電源穩壓電容可以下降至 0.47uF，而 VDDA Start up time(VDDA=2.4V, I_L=10mA, VDDA Cap: 0.47uF)則下降到約 1msec；使用者可於產品開發後，在實際晶片上驗證時，調整 VDDA 電源穩定時間，以達降低穩定時間後發揮快速啟動的優勢。

9.4 ADC OSR 差異

HY11P 系列模擬器(HY11S14-DK02)的 ADC Over Sample Ratio(OSR)設定值僅可選擇 256~32768；而 HY11P52/HY11P52B 晶片，ADC 可支援更快輸出速率選項，其 ADC Over Sample Ratio(OSR)可設定為 128~32768 的選項，相當於 ADC 輸出速率可從原來的 1Ksps 提高至 2Ksps，適合其他需要稍快 ADC 速度且解析度 12-bit 的應用。使用者可於產品開發時進行程序設定，在實際晶片上得到驗證。

9.5 16Bits 查表差異

HY11P 系列模擬器(HY11S14-DK02)在 H08B CPU 核心無法支援 16bits 查表指令，只能透過 RETL 指令的方式達到 8bits 資料查表功能；

而HY11P52/HY11P52B晶片新增H08B CPU 16bits查表功能設計，可透過BIE查表指令來達到程式記憶體區塊(ROM CODE BLOCK)16bits查表功能，詳細操作說明可參考 [APD-ICE001\(HY11P52 低壓燒錄/查表/PFM應用說明書\)](#)、[APD-ICE003\(HY11P52B低壓燒錄/查表/PFM應用說明書\)](#)。而此功能無法在HY11P系列模擬器(HY11S14-DK02)進行仿真，使用者須於加入該程序段設定後，在實際晶片上得到驗證。

9.6 BIE 低壓燒錄控制差異

HY11P 系列模擬器(HY11S14-DK02)在 BIE 區塊資料刻錄時，需外接 VDD=3V, VPP=6V 電壓下，才能執行 BIE 區塊刻錄功能。

而HY11P52/HY11P52B晶片新增BIE低壓燒錄控制設計，使用者僅需外接VDD=3.05V電壓，無須外接VPP=6V電壓，即可執行BIE區塊刻錄功能，詳細操作說明可參考 [APD-ICE001\(HY11P52 低壓燒錄/查表/PFM應用說明書\)](#)、[APD-ICE003\(HY11P52B低壓燒錄/查表/PFM應用說明書\)](#)。而此功能無法在HY11P系列模擬器(HY11S14-DK02)進行仿真，使用者須於產品開發時，先於模擬器上自行外接VPP=6V電壓，以達正常仿真BIE燒錄功能，在實際晶片上則無須外加VPP電壓。

9.7 PFM 控制迴路差異

PFM(Pulse-Frequency Modulation)控制迴路為HY11P52/HY11P52B晶片新增功能設計，HY11P系列模擬器(HY11S14-DK02)不支援該功能模擬，詳細操作說明可參考 [APD-ICE001\(HY11P52 低壓燒錄/查表/PFM應用說明書\)](#)、[APD-ICE003\(HY11P52B低壓燒錄/查表/PFM應用說明書\)](#)。而此功能無法在HY11P系列模擬器(HY11S14-DK02)進行仿真，使用者須於加入該程序段設定後，在實際晶片上得到驗證。

9.8 ADC 快速輸出設定

HY11P52/HY11P52B $\Sigma\Delta$ ADC 提供較快速輸出功能，可透過設置 OSR[3:0]=1010b，來達到設定 OSR=128，等效 ADC 輸出率約為 2Ksps 的快速輸出設置。

軟體設置方法如下：

MVL 01000010B

MVF ADCCN3,1,0 ;設定 $\Sigma\Delta$ ADC 輸出頻率約為 2Ksps

10. 修訂記錄

以下描述本文件差異較大的地方，而標點符號與字形的改變不在此描述範圍。

版本	頁次	變更摘要
V01	ALL	初版發行
V02	15	更新 Figure 6.4-1, Figure 6.4-2
	18	更新 Power System, Dropout voltage
V03	6~7	修改 I/O 定義與說明編號
	11	更新暫存器列表
	28	增加訂貨資訊
V04	10	增加支援文件內容
	28	修改暫存器名稱
	31~32	新增附錄 A 內容說明
V05	All	調整格式內容
	32	增加 ADC 快速輸出設定內容說明
V06	All	增加 HY11P52B 內容說明